

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 8 月 5 日 (05.08.2004)

PCT

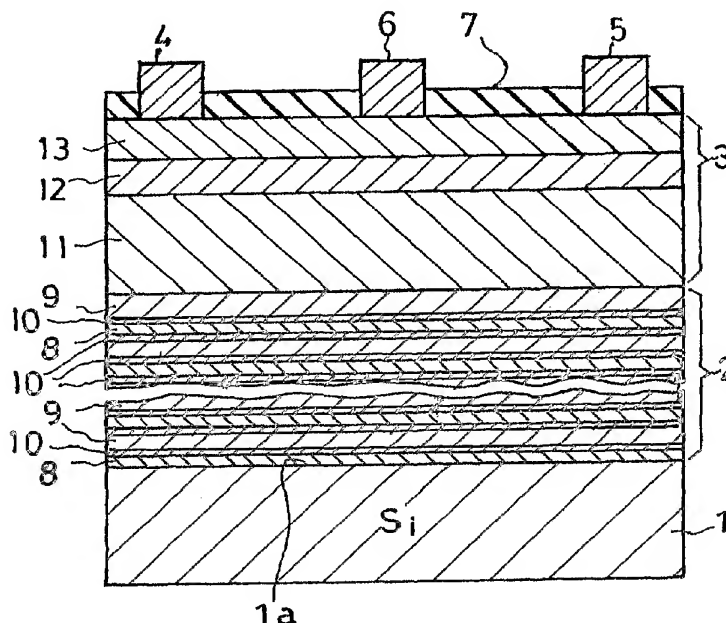
(10) 国際公開番号
WO 2004/066393 A1

- (51) 国際特許分類⁷: H01L 29/778 (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 柳原 将貴 (YANAGIHARA, Masataka) [JP/JP]; 〒352-8666 埼玉県 新座市 北野三丁目 6 番 3 号 サンケン電気株式会社内 Saitama (JP). 佐藤 雅裕 (SATO, Masahiro) [JP/JP]; 〒352-8666 埼玉県 新座市 北野三丁目 6 番 3 号 サンケン電気株式会社内 Saitama (JP). 杵 哲次 (MOKU, Tetsuji) [JP/JP]; 〒352-8666 埼玉県 新座市 北野三丁目 6 番 3 号 サンケン電気株式会社内 Saitama (JP).
- (21) 国際出願番号: PCT/JP2004/000183
- (22) 国際出願日: 2004 年 1 月 14 日 (14.01.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-10168 2003 年 1 月 17 日 (17.01.2003) JP (74) 代理人: 高野 則次 (TAKANO, Noritsugu); 〒169-0073 東京都 新宿区 百人町二丁目 5 番 8 号 科研ビル Tokyo (JP).
- (71) 出願人 (米国を除く全ての指定国について): サンケン電気株式会社 (SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒352-8666 埼玉県 新座市 北野三丁目 6 番 3 号 Saitama (JP). (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 半導体装置及びその製造方法



(57) Abstract: A semiconductor device including a nitride semiconductor layer comprises a buffer layer (2) which is formed on a silicon substrate (1) and has a structure wherein first layers (8) composed of AlN, third layers (10) composed of p-type GaN and second layers (9) composed of GaN are alternately arranged. A main semiconductor region (3) comprising a nitride semiconductor layer for formation of an HEMT is arranged on the buffer layer (2). The third layers (10) have a thickness of 0.5-50 nm. The third layers (10) have an effect of suppressing production of a two-dimensional electron gas. Consequently, lowering of resistance of the buffer layer (2) is prevented.

[続葉有]

WO 2004/066393 A1



ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 窒化物半導体層を含む半導体装置は、シリコン基板1の上にAlNから成る第1の層8とp型GaNから成る第3の層10とCaNから成る第2の層9とを交互に複数積層した構造のバッファ層2を有する。バッファ層2の上にHEMTを形成するための窒化物半導体層を含む主半導体領域3を有する。第3の層10の厚みは0.5~50nmである。第3の層10は2次元電子ガスの発生を抑制する効果を有する。これにより、バッファ層2の低抵抗化が防止される。

1

明 細 書

半 導 体 装 置 及 び そ の 製 造 方 法

技 術 分 野

本発明は、MESFETやHEMT等の半導体装置及びその製造方法に関する。

背 景 技 術

窒化ガリウム系化合物半導体を用いたメタル・セミコンダクタ電界効果トランジスタ即ちMESFET (Metal Semiconductor Field Effect Transistor) や高電子移動度トランジスタ即ちHEMT (High Electron Mobility Transistor) 等の半導体デバイスは公知である。

従来の典型的な窒化ガリウム系化合物半導体を用いた半導体デバイスにおいては、サファイアから成る絶縁性基板の上に、500～600℃程度の比較的低温の基板温度で形成されたGa₂NまたはAlNから成る低温バッファ層（以下、単に低温バッファ層と言う。）を介して化合物半導体が形成される。

即ち、MESFETを形成する場合には、サファイアから成る絶縁性基板の上にGa₂NまたはAlNから成る低温バッファ層を介してSiをドーピングしたn形Ga₂N層から成る動作層即ちチャネル層が形成され、動作層の表面にソース電極、ドレイン電極及びゲート電極が形成される。

また、HEMTを形成する場合には、サファイアから成る絶縁性基板の上にGa₂NまたはAlNから成る低温バッファ層を介して非ドーピングのGa₂Nから成る電子走行層即ちチャネル層とn形AlGa₂Nから成る電子供給層が形成され、電子供給層の表面にソース電極、ドレイン電極及びゲート電極が形成される。

ところで、サファイアから成る絶縁性基板は硬度が高いため、このダイシング等を生産性良く行うことが困難であった。また、サファイアは高価であるため、半導体デバイスのコストが高くなった。

また、サファイア基板の熱伝導率は、 $0.126\text{W/cm}\cdot\text{K}$ と小さい為、デバイスの動作中に発生する熱を十分に放出することができず、デバイスの耐圧や利得などの諸特性の低下を招いた。

更に、一般的なHEMTは、GaN層とAlGaN層とから成るヘテロ接合構造を有している。このヘテロ接合構造においては、GaN層とAlGaN層との間の格子不整によりAlGaN層に引っ張り歪が内在する。このため、GaN層とAlGaN層との界面にピエゾ分極、即ち圧電効果に基づく電気分極が発生し、このピエゾ分極と自発分極とに基づいてGaN層とAlGaN層との間のヘテロ接合界面に数MV/cmという電界が発生する。この電界によりチャネル層中には 10^{13}cm^{-2} オーダーの2次元電子ガス即ち2DEGが形成され、チャネル層のシート抵抗が低下する。これにより、ドレイン電流を増加させることができる。この2次元電子ガスの形成によるチャネル層のシート抵抗の低下は、GaN層とAlGaN層とのヘテロ接合構造を有するHEMTの利点である。

しかしながら、サファイア基板は窒化物半導体よりも熱膨張係数が大きい為、熱不整によってエピタキシャル層に圧縮歪を発生させる。この圧縮歪は、GaN層とAlGaN層との間の格子不整に起因したAlGaN中の引っ張り歪をキャンセルする方向に働く為、ピエゾ分極を減少させてしまう。このため、チャネル層における2次元電子ガスの電子濃度が低下し、GaN層とAlGaN層とのヘテロ接合構造を有するHEMTの利点が十分に発揮されない。

上記のような問題点を解決するために、サファイア基板の代りにシリコン基板を使用することが、日本の特開2001-274376号公報（以下、特許文献1と言う。）及び日本の特願2001-248735号公報（以下、特許文献2と言う。）に開示されている。更に、前記特許文献2に、シリコン基板の上にバッファ層を介して良好な結晶性を有する窒化物半導体領域を形成するために、バッファ層を、

化学式 $\text{Al}_x\text{M}_y\text{Ga}_{1-x-y}\text{N}$

ここで、前記Mは、In（インジウム）とB（ボ

3

ロン) とから選択された少なくとも1種の元素、

前記 x 及び y は、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

を満足する数値、

で示される材料から成る第1の層と、

化学式 $A_1 M_b G_{1-a-b} N$

ここで、前記 M は In (インジウム) と B (ボロン) とから選択された少なくとも1種の元素、

前記 a 及び b は、 $0 \leq a < 1$ 、

$0 \leq b \leq 1$ 、

$a + b \leq 1$

$a < x$

を満足させる数値、

で示される材料から成る第2の層と

の積層体で構成することが開示されている。

前記特許文献2の技術に従って、第1及び第2の層の積層構造のバッファ層を介在させてシリコン基板上に窒化物半導体領域を形成すると、 A_1 元素の混合比が相対的に高い第1の層の格子定数が、シリコンの格子定数と窒化物半導体の格子定数との間の値を有するため、シリコン基板の結晶方位を良好に引き継いだバッファ層が得られる。また、このバッファ層の結晶方位を良好に引き継いだ窒化物半導体領域をバッファ層の上面に形成することができる。

しかしながら、第1の層としての例えば $A_1 N$ 又は $A_1 G_a N$ 層と第2の層としての例えば $G_a N$ 層とが交互に積層されたバッファ層における、 $A_1 N$ 又は $A_1 G_a N$ 層と $G_a N$ 層とのヘテロ接合界面に2次元電子ガス層が生成される。この2次元電子ガス層は比較的低抵抗な層である。この結果、第1及び第2の層から成るバッファ層を有する HEMT

においては、本来のドレイン電流通路となるチャネル層を通る電流通路の他に、バッファ層を介した電流通路も形成される。このバッファ層を通る電流通路は、H E M T のゲート電極をオフ制御している時のソース電極とドレイン電極との間の漏れ電流の通路となり、漏れ電流の増大を招く。漏れ電流は半導体デバイスにおいて不要なものである。また、通常、半導体デバイスの耐圧は漏れ電流の大きさで決定される。従って、漏れ電流の大きい半導体デバイスは耐圧の低い半導体デバイスとみなされる。もし、ノンドープ G a N 層から成る電子走行層の結晶欠陥が少ないと、漏れ電流が低減する。しかし、現在のところ、電子走行層の結晶欠陥を減少させる具体的な方策がない。また、漏れ電流を低減するために、電子走行層を厚く形成することや、n ライク (l i k e) 状態、即ち不純物を添加 (ドーピング) されていないにも拘らず n 型と同様の導電型を有している G a N 層から成る電子走行層に p 型不純物を添加 (ドーピング) して電子走行層を高抵抗化させる方法が考えられる。しかし、これらの方法を採用すると、窒化ガリウム系化合物半導体に働く歪によって窒化ガリウム系化合物半導体にクラックが発生し、半導体デバイスの特性が劣化する。

上記の漏れ電流の問題は、H E M T 以外の半導体デバイスにおいてもある。

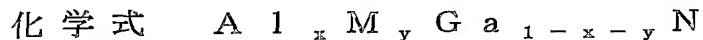
発明の開示

そこで、本発明の目的は、上述の問題点を解決できる半導体装置及びその製造方法を提供することにある。

上記目的を達成するための本発明に係る半導体装置は、シリコン又はシリコン化合物から成る基板と、前記基板の一方の主面上に配置されたバッファ層と、半導体素子を形成するために前記バッファ層の上に配置された少なくとも 1 つの窒化物半導体層を含んでいる主半導体領域とを備えている。前記バッファ層は、A l (アルミニウム) を第 1 の割合で含む

窒化物半導体から成る第1の層と、A1を含まない窒化物半導体又は前記第1の割合よりも小さい第2の割合でA1を含む窒化物半導体から成る第2の層と、前記第1の層と前記第2の層との間に配置され且つ2次元電子ガスの発生を抑制することができる材料からなる第3の層とを備えている。なお、本発明において、半導体装置は完成した半導体素子のみでなく、電極を有さない半導体素子又は半導体ウエハ等も意味する。

前記バッファ層の前記第1の層は、



ここで、前記Alはアルミニウム、

前記Mは、In（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

前記Gaはガリウム、

前記Nは窒素、

前記x及びyは、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

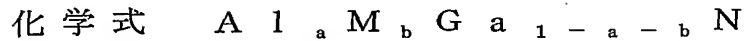
を満足する数値、

で示される材料から成ることが望ましい。前記第1の層の格子定数はシリコンとGaNとの間の値を有するので、基板の結晶方位を良好に引き継ぐことができる。この結果、バッファ層の一方の主面に、半導体素子形成用の主半導体領域を結晶方位を揃えて良好に形成することができる。このため、主半導体領域の平坦性が良くなり、半導体装置の電気的特性も良くなる。もし、シリコンから成る基板の一方の主面に、GaN半導体のみによって低温でバッファ層を形成した場合、シリコンとGaNとは格子定数の差が大きいため、このバッファ層の上面に平坦性に優れた主半導体

6

領域を形成することができない。

また、前記バッファ層の前記第2の層は、



ここで、前記Alはアルミニウム、

前記MはIn（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

前記Gaはガリウム、

前記Nは窒素、

前記a及びbは、 $0 \leq a < 1$ 、

$0 \leq b \leq 1$ 、

$a + b \leq 1$

$a < x$

を満足させる数値、

で示される材料から成ることが望ましい。

また、前記第3の層は0.5～50nmの厚さを有しているが望ましい。第3の層の厚みが0.5～50nmの範囲に限定されていると、半導体素子形成用の主半導体領域に働く歪みによるクラックの発生が低減し、半導体装置の電気的特性が良好になる。

また、前記第1の層を $\text{Al}_x \text{Ga}_{1-x} \text{N}$ 、前記第2の層を、 $\text{Al}_a \text{Ga}_{1-a} \text{N}$ とすることができる。

また、前記第1の層を $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{N}$ とし、前記第2の層を、 $\text{Al}_a \text{In}_b \text{Ga}_{1-a-b} \text{N}$ とし、前記第1及び第2の層の少なくとも一方にIn（インジウム）を含めることができる。バッファ層を構成する第1の層と第2の層の内の少なくとも一方の層にインジウムが含まれていれば、基板とバッファ層との間の応力緩和効果が更に良好に得られる。即ち、第1及び第2の層の少なくとも一方を構成する窒化インジウム系化合物半導体、例えばInN、InGa_{1-x}N、AlIn_{1-x}N、

n N 、 Al In Ga N 等は In を構成元素として含まない他の窒化物半導体、例えば、 Ga N 、 Al N 等と比較して、シリコン又はシリコン化合物から成る基板と熱膨張係数がより近似する。このため、バッファ層を構成する第1の層と第2の層のうち少なくとも一方の層にインジウムを含めることによって、基板とバッファ層との間の熱膨張係数の差に起因するバッファ層の歪を良好に防止できる。

また、前記第1の層を、 $\text{Al}_x\text{B}_y\text{Ga}_{1-x-y}\text{N}$ とし、前記第2の層を、 $\text{Al}_a\text{B}_b\text{Ga}_{1-a-b}\text{N}$ とし、前記第1及び第2の層の少なくとも一方に B （ボロン）を含めることができる。第1の層と第2の層の内の少なくとも一方の層に B （ボロン）が含まれているバッファ層は、 B （ボロン）を含まないバッファ層よりもシリコン又はシリコン化合物から成る基板の熱膨張係数に近い熱膨張係数を有する。このため、 B （ボロン）を含むバッファ層によれば、シリコン又はシリコン化合物から成る基板とバッファ層との間の熱膨張係数差に起因するバッファ層の歪を良好に防止できる。

また、前記第1の層の格子定数は、第2の層の格子定数よりも小さいことが望ましい。

また、前記第3の層の厚みは、前記第1の層の厚みよりも小さいことが望ましい。

また、前記第3の層は、第2の層と同一の半導体材料から成り、導電型決定不純物として p 型不純物を含むことが望ましい。 p 型不純物を含む第3の層は、第2の層に代わって第1の層に接触する。従って、第3の層が2次元電子ガスの発生箇所になる。しかし、第3の層に含まれている p 型不純物が第3の層に発生した電子を補償する。この結果、第3の層におけるキャリア濃度即ち電子濃度が低くなる。なお、もし、第3の層を第1の層と同一の半導体材料に p 型不純物を添加したもので形成すると、2次元電子ガス発生抑制効果が得られない。

また、前記第3の層を、 $0.5 \sim 5 \text{ nm}$ 、より好ましくは $0.5 \sim 2 \text{ nm}$

の厚さの絶縁層とすることができる。

また、前記絶縁層は、 SiN （窒化シリコン）、 SiO_2 （酸化シリコン）、 Al_2O_3 （酸化アルミニウム）、 Ti_2O_3 （酸化チタン）、 ZrO_2 （酸化ジルコニウム）及び Ta_2O_5 （酸化タンタル）から選択された少なくとも1つとすることができる。これらの絶縁膜は第2の層の歪を緩和して、2次元電子ガスの発生を抑制する。

また、前記バッファ層は、前記第1及び第2の層をそれぞれ複数有し、前記第3の層を少なくとも1つ有し、複数の前記第1及び第2の層が交互に積層され、複数の前記第1及び第2の層の相互間の内の少なくとも1つに前記第3の層が配置されていることが望ましい。このように複数の第1の層と複数の第2の層とを交互に積層してバッファ層を構成すると、複数の薄い第1の層が分散配置される。この結果、バッファ層全体として良好なバッファ機能を得ることができ、バッファ層の上に形成される主半導体領域の結晶性が良くなる。

また、前記第3の層が前記第2の層この上の前記第1の層との間に配置され、前記第2の層とこの下の前記第1の層との間に配置されないように前記バッファ層を構成することができる。

また、前記バッファ層における前記第1の層の厚みが $0.5\text{ nm} \sim 50\text{ nm}$ 及び前記第2の層の厚みが $0.5\text{ nm} \sim 200\text{ nm}$ であることが望ましい。バッファ層をこのように構成すると、バッファ層のバッファ機能が向上し、主半導体領域の平坦性を良くすることができる。

また、前記基板の前記バッファ層が配置されている側の主面は、ミラー指数で示す結晶の面方位において (111) ジャスト面又は (111) 面から -4 度から $+4$ 度の範囲で傾いている面であることが望ましい。このように基板を構成すると、基板の上にバッファ層及び半導

体領域を良好に形成することができる。即ち、基板の主面の面方位を(1 1 1) ジャスト面又は(1 1 1) ジャスト面からのオフ角度が小さい面とすることによって、バッファ層及び半導体領域の結晶表面の原子ステップ即ち原子レベルでのステップを無くすこと又は少なくすることができる。もし、(1 1 1) ジャスト面からのオフ角度の大きい主面上にバッファ層及び主半導体領域を形成すると、これ等に原子レベルの大きさで見て比較的大きいステップが生じる。エピタキシャル成長層が比較的厚い場合には多少のステップはさほど問題にならないが、厚みの薄い層を有する半導体装置の場合には、特性の低下を招く恐れがある。これに対して、基板の主面を(1 1 1) ジャスト面又はオフ角度の小さい面とすれば、ステップが小さくなり、バッファ層及び主半導体領域が良好に形成される。

また、前記主半導体領域の前記窒化物半導体層は、Ga N (窒化ガリウム) 層、Al In N (窒化インジウム アルミニウム) 層、Al Ga N (窒化ガリウム アルミニウム) 層、In Ga N (窒化ガリウム インジウム) 層、及びAl In Ga N (窒化ガリウム インジウム アルミニウム) 層から選択されたものであることが望ましい。

また、前記主半導体領域の上に第1の主電極と第2の主電極と制御電極とを設けることが望ましい。

また、前記主半導体領域は、高電子移動度トランジスタ(H E M T)、及びメタル・セミコンダクタ電界効果トランジスタ(M E S F E T)等の電界効果トランジスタを形成するための領域であることが望ましい。この場合、前記第1の主電極はソース電極であり、前記第2の主電極はドレイン電極であり、前記制御電極はゲート電極である。

また、窒化物半導体層を有する半導体装置の製造方法は、

シリコン又はシリコン化合物から成る基板を用意する工

程と、

前記基板の上に、気相成長法によって、A1（アルミニウム）を第1の割合で含む窒化物半導体から成る第1の層と、A1を含まない窒化物半導体又は前記第1の割合よりも小さい第2の割合でA1を含む窒化物半導体から成る第2の層と、前記第1の層と前記第2の層との間に配置され且つ2次元電子ガスの発生を抑制することができる材料からなる第3の層とを含むバッファ層を形成する工程と、

前記バッファ層の上に、少なくとも1つの窒化物半導体層を含む主半導体領域を気相成長法によって形成する工程と、
を有することが望ましい。この方法により、特性の良い半導体装置を安価且つ容易に形成することができる。

本発明に従うバッファ層は第1の層と第2の層との間に2次元電子ガスの発生を抑制する第3の層を有するので、第1及び第2の層を直接に接触させた従来に比べて2次元電子ガスの発生量が少なくなるか又は零になり、バッファ層の低抵抗化が防止される。この結果、バッファ層を介して流れる漏れ電流が低減又は零になり、半導体装置の高耐圧化を図ることができる。

図面の簡単な説明

図1は本発明の第1の実施形態に従うHEMTを概略的に示す中央縦断面図である。

図2は図1のHEMTの平面図である。

図3は図1のHEMTの構造を製造工程順に拡大して示す断面図である。

図4は第2の実施形態に従うMESFETを示す断面図である。

11

図 5 は第 3 の実施形態に従う基板とバッファ層との一部を示す断面図である。

図 6 は第 4 の実施形態に従う基板とバッファ層との一部を示す断面図である。

図 7 は第 5 の実施形態に従う基板とバッファ層との一部を示す断面図である。

図 8 は第 6 の実施形態に従う基板とバッファ層との一部を示す断面図である。

発明を実施するための最良の形態

第 1 の実施形態

次に、図 1 ～図 3 を参照して本発明の第 1 の実施形態に係る窒化ガリウム系化合物半導体を用いた HEMT、即ち高電子移動度トランジスタを説明する。

図 1 に示す本発明の第 1 の実施形態に係る HEMT は、シリコンから成るサブストレータ即ち基板 1 と、バッファ層 2 と、HEMT の主要部を形成するための主半導体領域 3 と、第 1 の電極としてのソース電極 4 と、第 2 の電極としてのドレイン電極 5 と、制御電極としてのゲート電極 6 と、絶縁膜 7 とから成る。

基板 1 は、導電形決定不純物として B（ボロン）等の 3 族元素を含む p 形シリコン単結晶から成る。この基板 1 のバッファ層 2 が配置されている側の主面 1 a は、ミラー指数で示す結晶の面方位において（1 1 1）ジャスト面である。この基板 1 の不純物濃度は、基板 1 を通るリーク電流を低減させるために比較的低い値、例えば $1 \times 10^{12} \text{ cm}^{-3} \sim 1 \times 10^{14} \text{ cm}^{-3}$ 程度であり、この基板 1 の抵抗率は比較的高い値、例えば $1000 \Omega \cdot \text{cm} \sim 10000 \Omega \cdot \text{cm}$ 程度である。基板 1 は、比較的厚い約 $500 \mu\text{m}$ の厚みを有し、半導体領域 3 及びバッファ層 2 の支持体として機能する。

基板 1 の一方の主面全体を被覆するように配置されたバッファ層 2 は、バッファ領域と呼ぶこともできるものであって、複数の第 1 の層 8 と複数の第 2 の層 9 とこれらの相互間の第 3 の層 10 とが積層された複合層から成る。図 1 では、図示の都合上、バッファ層 2 の一部のみが示されているが、実際には、バッファ層 2 は、20 個の第 1 の層 8 と 20 個の第 2 の層 9 と 39 個の第 3 の層 10 を有する。なお、第 1 及び第 2 の層 8、9 の数は、好ましくは 2 ～ 200 個、より好ましくは 20 ～ 80 個の範囲に決定される。

第 1 の層 8 は、



ここで、前記 M は、In（インジウム）と B（ボロン）とから選択された少なくとも 1 種の元素、

前記 x 及び y は、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

を満足する数値、

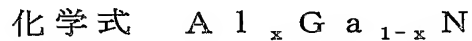
で示される材料で形成される。即ち、第 1 の層 8 は、Al（アルミニウム）を含む窒化物であって、例えば AlN（窒化アルミニウム）、AlInN（窒化インジウム、アルミニウム）、AlGaInN（窒化ガリウム アルミニウム）、AlInGaInN（窒化ガリウム インジウム アルミニウム）、AlBN（窒化ボロン アルミニウム）、AlBGaN（窒化ガリウム ボロン アルミニウム）及び AlBInGaInN（窒化ガリウム インジウム ボロン アルミニウム）から選択された材料で形成される。

第 1 の層 8 の格子定数及び熱膨張係数は第 2 の層 9 よりもシリコン基板 1 に近い。なお、第 1 の層 8 の格子定数が第 2 の層 9 の格子定数よりも小さいことが望ましい。

バッファ層 2 の第 1 の層 8 の好ましい厚みは、0.5 nm ～ 50 nm 即ち

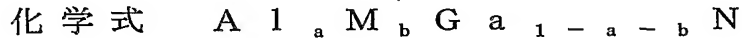
5 ～ 500 オングストロームである。第1の層8の厚みが 0.5 nm 未満の場合にはバッファ層2の上面に形成される主半導体領域3の平坦性が良好に保てなくなる。第1の層8の厚みが 50 nm を超えると、第1の層8と第2の層9との格子不整差、及び第1の層8と基板1との熱膨張係数差に起因して第1の層8内に発生する引っ張り歪みにより、第1の層8内にクラックが発生する恐れがある。

第1の層8は、好ましくは、上記化学式よりも限定された



ここで、 x は $0 < x \leq 1$ を満足する任意の数値、で示す材料で形成される。図1及び図2の実施形態では、前記式の x が 1 とされた材料に相当する AlN (窒化アルミニウム) が第1の層8に使用されている。

第2の層9は、導電型決定不純物がドーブされていない



ここで、前記 M は In (インジウム) と B (ボロン) とから選択された少なくとも1種の元素、

$$\text{前記 } a \text{ 及び } b \text{ は、 } 0 \leq a < 1、$$

$$0 \leq b \leq 1、$$

$$a + b \leq 1$$

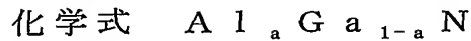
$$a < x$$

を満足させる数値、

で示される材料で形成される。即ち、第2の層9は、例えば GaN (窒化ガリウム)、AlInN (窒化インジウム、アルミニウム)、AlGaInN (窒化ガリウム アルミニウム)、AlInGaInN (窒化ガリウム インジウム アルミニウム)、AlBN (窒化ボロン アルミニウム)、AlBGaN (窒化ガリウム ボロン アルミニウム) 及び AlBInGaInN (窒化ガリウム インジウム ボロン アルミニウム) から選択された材料で形

成される。

第2の層9は、好ましくは、 G_aN （窒化ガリウム）、又は



ここで、 a は、 $0 \leq a < 1$

$a < x$ 、

を満足する任意の数値、

で示すことができる材料で形成される。

第2の層9として $Al_aGa_{1-a}N$ を使用する場合には、 Al （アルミニウム）の増大により発生する恐れのあるクラックを防ぐために Al の割合を示す値 a が $0 < a < 0.8$ を満足する値、即ち0よりも大きく且つ0.8よりも小さい値であることが望ましい。また、第2の層9の Al の割合は、第1の層8の Al の割合よりも小さいことが望ましい。なお、この第1の実施形態の第2の層9は、上記化学式における $a = 0$ に相当する GaN から成る。

第2の層9の好ましい厚みは、 $0.5 \text{ nm} \sim 200 \text{ nm}$ 即ち $5 \sim 2000$ オングストロームである。第2の層9の厚みが 0.5 nm 未満の場合には、第1の層8、及びバッファ層2上に成長される主半導体領域3を平坦に成長させることが困難になる。また、第2の層9の厚みが 200 nm を超えると、第2の層9と第1の層8との組合せによる応力緩和効果が損なわれ、クラックが発生するおそれがある。

更に好ましくは、第2の層9の厚みを第1の層8の厚みより大きくするのがよい。このようにすれば、第1の層8と第2の層9との格子不整差及び第1の層8と基板1との熱膨張係数差に起因して第1の層8に発生する歪の大きさを第1の層9にクラックが発生しない程度に抑えること、及び電子走行層11の電子濃度を高濃度に保つことにおいて有利になる。

第3の層10は、2次元電子ガスの発生を抑制するための層であって、

複数の第1及び第2の層8, 9の相互間にそれぞれ配置されている。この第3の層10は、第2の層9と同一の半導体材料、例えばGa_{0.5}N_{0.5}（窒化ガリウム）にp型不純物、例えばMgを添加したものであることが望ましい。また、第3の層10は、好ましい範囲の0.5～50nmから選択された1～5nmの厚さを有することが望ましい。もし、第3の層10が設けられていない時には、第1の層8と第2の層9とのヘテロ接合界面に2次元電子ガス層が形成され、バッファ層2の抵抗が低下し、漏れ電流が増大する。これに対して、p型不純物を含む第3の層10は、第2の層9に代わって第1の層8に接触する。従って、第3の層10が2次元電子ガスの発生箇所になる。しかし、第3の層10に含まれているp型不純物が第3の層10に発生した電子を補償する。この結果、第3の層10におけるキャリア濃度即ち電子濃度が低くなり、バッファ層2の抵抗が高くなる。この第3の層10の厚みは、第1及び第2の層8, 9の厚みよりも小さいことが望ましい。

なお、図1では複数の第1及び第2の層8, 9の相互間の全てに第3の層10が配置されている。しかし、この代わりに、複数の第1及び第2の層8, 9の相互間の内の一部又は1つのみに配置することができる。

HEMTの主要部を形成するための主半導体領域3は、例えば不純物非ドープのGa_{0.5}N_{0.5}から成る電子走行層11と、例えば不純物非ドープのAl_{0.5}Ga_{0.5}Nから成るスペーサ層12と、例えばn形不純物としてSi（シリコン）がドープされているn形Al_{0.5}Ga_{0.5}Nから成る電子供給層13とを有している。主半導体領域3の各層11、12、13は窒素とガリウムをベースとした窒化物半導体から成る。バッファ層2の上に配置された電子走行層11はチャンネル層とも呼ぶことができるものであり、例えば、500nmの厚みを有する。電子走行層11の上に配置されたスペーサ層12は例えば7nmの厚みを有し、電子供給層13のn形不純物としてのシリコンが電子走行層11に拡散することを抑制する。なお、このスペーサ層12を省いた構成にすることもできる。スペーサ層12の上に配置された電子供給層13はドナー不純物（n型不純物）から発生した

電子を電子走行層 11 に供給するものであって、例えば 30 nm の厚みを有する。

ソース電極 4 及びドレイン電極 5 は電子供給層 13 にそれぞれオーミック接触し、ゲート電極 6 は電子供給層 13 にショットキー接触している。なお、ソース電極 4 及びドレイン電極 5 と電子供給層 13 との間に n 形不純物濃度の高いコンタクト用半導体層を設けることができる。SiO₂ から成る絶縁膜 7 は主半導体領域 3 の表面を覆っている。

電子供給層 13 及びスペーサ層 12 は極く薄い膜であるので、横方向には絶縁物として機能し、縦方向には導電体として機能する。従って、HEMT のオン動作時には、ソース電極 4、電子供給層 13、スペーサ層 12、電子走行層 11、スペーサ層 12、電子供給層 13、及びドレイン電極 5 の経路で電子が流れる。この電子の流れ即ち電流の流れはゲート電極 6 に印加される制御電圧で調整される。

次に、バッファ層 2 における第 1 の層 8 が AlN、第 2 の層 9 が GaN、第 3 の層 10 が p 型不純物を含む GaN とされた HEMT の製造方法を説明する。

まず、図 3 の (A) に示す p 形不純物が導入された p 型シリコン単結晶半導体から成る基板 1 を用意する。バッファ層 2 を形成する側のシリコン基板 1 の一方の主面 1a は、ミラー指数で示す結晶の面方位において (111) ジャスト面、即ち正確な (111) 面である。しかし、図 3 において 0 で示す (111) ジャスト面に対して $-\theta \sim +\theta$ で示す範囲で基板 1 の主面 1a を傾斜させることができる。 $-\theta \sim +\theta$ の範囲は $-4^\circ \sim +4^\circ$ であり、好ましくは $-3^\circ \sim +3^\circ$ であり、より好ましくは $-2^\circ \sim +2^\circ$ である。

シリコン基板 1 の主面 1a の結晶方位を、(111) ジャスト面又は (111) ジャスト面からのオフ角度が小さい面とすることによって、バッファ層 2 及び主半導体領域 3 をエピタキシャル成長させる際の原子レベルの大きさのステップを無くすこと又はステップを小さくすることができる。

次に、図 3 (B) に示すように基板 1 の主面 1 a 上に、エピタキシャル成長法的一种である周知の MOCVD (Metal Organic Chemical Vapor Deposition) 即ち有機金属化学気相成長法によって AlN から成る第 1 の層 8 と p 型 GaN から成る第 3 の層 10 と GaN から成る第 2 の層 9 とを繰返して積層することによってバッファ層 2 を形成する。即ち、HF 系エッチャントで前処理した p 形シリコン基板 1 を MOCVD 装置の反応室内に配置し、まず、1100℃で約 10 分間のサーマルアニーリングを施して表面の酸化膜を除去する。次に、反応室内に TMA (トリメチルアルミニウム) ガスと NH₃ (アンモニア) ガスを約 30 秒間供給して、基板 1 の一方の主面に厚さ約 5 nm の AlN 層から成る第 1 の層 8 を形成する。本実施例では基板 1 の加熱温度を 1100℃とした後に、TMA ガスの流量即ち Al の供給量を約 18 $\mu\text{mol}/\text{min}$ 、NH₃ ガスの流量即ち NH₃ の供給量を約 0.11 mol/min とした。

次に、TMA ガスの供給を止めてから、TMG (トリメチルガリウム) ガスと NH₃ (アンモニア) ガスとビスシクロペンタジエニルマグネシウムガス即ち Cp₂Mg ガスを供給して p 型不純物として Mg を含む GaN から成る第 3 の層 10 を厚さ 3~6 nm の範囲に形成する。p 型不純物は Mg に限定されるものでなく、Mg 以外の 2 族の元素、例えば Zn, Sr, Ca, Be, Ba, Cd, Ra 等から選択することができる。

次に、Cp₂Mg ガスの供給を停止して、反応室内に TMG (トリメチルガリウム) ガスと NH₃ (アンモニア) ガスとを約 30 秒間供給して、第 3 の層 10 の上面に、厚さ約 20 nm の n 形の GaN から成る第 2 の層 9 を形成する。本実施形態では、TMG ガスの流量即ち Ga の供給量を約 70 $\mu\text{mol}/\text{min}$ 、NH₃ ガスの流量即ち NH₃ の供給量を約 0.11 mol/min とした。

次に、Cp₂Mg ガスを供給して再び第 3 の層 10 を形成する。

次に、第 3 の層 10 の上に再び第 1 の層 8 を形成する。

本実施形態では、AlNから成る第1の層8とGaNから成る第2の層9とのそれぞれを20回繰り返して形成し、p型GaNから成る第3の層を39回繰り返して形成した。勿論、第1、第2及び第3の層8、9、10をそれぞれ任意の数に変えることもできる。

次に、バッファ層2の上面に周知のMOCVD法によってHEMTの主要部のための主半導体領域3を形成する。

即ち、上面にバッファ層2が形成された基板1をMOCVD装置の反応室内に配置して、反応室内にまずトリメチルガリウムガス即ちTMGガス及びNH₃（アンモニア）ガスを10分間供給してバッファ層2の上面に約500nmの厚みの非ドープGaN即ち導電形決定不純物を含まないGaNから成る電子走行層11を形成する。本実施形態ではTMGガスの流量即ちGaの供給量を約70 $\mu\text{mol} / \text{min}$ 、NH₃ガスの流量即ちNH₃の供給量を約0.11 mol / min とした。

次に、反応室内TMAガスとTMGガスとアンモニアガスを32秒間供給して電子走行層10の上面に非ドープ即ち導電形決定不純物を含まないAl_{0.2}Ga_{0.8}Nから成るスペーサ層12を7nmの厚みに形成する。本実施形態では、TMAガスの流量即ちAlの供給量を約5.8 $\mu\text{mol} / \text{min}$ 、TMGガスの流量を約17 $\mu\text{mol} / \text{min}$ 、NH₃ガスの流量を約0.11 mol / min とした。

次に、約15秒間結晶成長を中断した後、反応室内にTMAガスとTMGガスとアンモニアガスとSiH₄（シラン）ガスを約138秒間供給してスペーサ層12の上面にAl_{0.2}Ga_{0.8}Nから成る電子供給層13を約30nmの厚みに形成する。本実施例では、この時のTMAガスの流量を約5.8 $\mu\text{mol} / \text{min}$ 、TMGガスの流

量を約 $17 \mu\text{mol} / \text{min}$ 、アンモニアガスの流量を約 $0.11 \text{mol} / \text{min}$ 、 SiH_4 ガスの流量を約 $21 \text{nmol} / \text{min}$ とした。

以上の工程で、シリコン基板 1 とバッファ層 2 と主半導体領域 3 とから成る複数の半導体素子部分を含む板状半導体基体即ち半導体ウエハが得られる。

その後、即ち主半導体領域 3 及びバッファ層 2 の形成されたシリコン基板 1 を MOCVD 装置から取り出し、周知のプラズマ CVD によって主半導体領域 3 の全面にシリコン酸化膜から成る絶縁膜 7 を形成する。絶縁膜 7 の厚みは、約 250nm とする。

図 1 には 1 個の HEMT が示されているが、実際には、1 枚の半導体ウエハ即ち基板 1 を使用して多数の HEMT を同時に作る。このため、フォトリソグラフィーにより、塩素 (Cl_2) と塩素系混合ガスを用いた反応性イオンエッチングにより、主半導体領域 3 及びバッファ層 2 の素子分離部分をシリコン基板 1 までエッチングし、HEMT の素子分離を行う。このように素子分離すると、各素子領域の電気的特性等を他の素子の影響を受けることなしに良好に検査することができる。

次に、フォトリソグラフィーとフッ酸系エッチャントを使用して、絶縁膜 7 にソース電極及びドレイン電極形成用の開口を形成した後、電子ビーム蒸着等を用いて Ti (チタン) と Al (アルミニウム) を順次積層形成し、蒸着層の不要部分をリフトオフ (lift off) した後、窒素雰囲気中で例えば 650°C 、10 分間のアニールを施してオーミック電極として機能するソース電極 4、ドレイン電極 5 を形成する。ゲート電極を形成する時も、同様な手順で絶縁膜 7 に開口を形成し、電子ビーム蒸着によって例えば Ni (ニッケル) 及び Au (金)、又は Pd, Ti 及び Au を蒸着し、蒸着層の不要部分をリフト

オフしてショットキバリア電極としての機能を有するゲート電極 6 を形成する。

その後、周知のダイシング工程等により、エピタキシャルウエハを素子分離部分で切断分離して個別化した半導体装置（HEMTチップ）を完成させる。

本実施形態のHEMTによれば、次の効果が得られる。

（１） バッファ層 2 の第 1 の層 8 と第 2 の層 9 との間に 2 次元電子ガスの発生を抑制する第 3 の層 10 を配置したので、第 1 及び第 2 の層 8, 9 を直接に接触させた従来に比べて 2 次元電子ガスの発生量が少なくなり、バッファ層 2 の低抵抗化が防止される。この結果、バッファ層 2 を介して流れる漏れ電流が低減又は零になり、高耐圧のHEMTを得ることができる。

（２） 第 3 の層 10 の厚みが 0.5 ～ 50 nm の範囲に限定されているので、主半導体領域 3 に働く歪みによる主半導体領域 3 のクラックの発生が低減し、良好な電気的特性が得られる。

（３） 格子定数がシリコンとGaNとの間の値を有するAlNから成る第 1 の層 8 を含むバッファ層 2 は、シリコン基板 1 の結晶方位を良好に引き継ぐことができる。この結果、バッファ層 2 の一方の主面に、GaN系半導体からなる主半導体領域 3 を結晶方位を揃えて良好に形成することができる。このため、主半導体領域 3 の平坦性が良くなり、HEMTの電気的特性も良くなる。もし、シリコンから成る基板 1 の一方の主面に、GaN半導体のみによって低温でバッファ層を形成した場合、シリコンとGaNとは格子定数の差が大きいため、このバッファ層の上面に平坦性に優れたGaN系半導体領域を形成することはできない。

（４） AlNから成る第 1 の層 8 とGaNから成る第 2 の層 9 とを含むバッファ層 2 は、従来のGaNやAlNの単一層から構成される低温バッファ層に比較して高温で結晶成長させるこ

とができる。このため、窒素源となるアンモニアを良好に分解させることができ、バッファ層 2 はアモルファス層とならない。このため、バッファ層 2 の上に形成されるエピタキシャル成長層即ち主半導体領域 3 の結晶欠陥の密度を十分に小さくすることができ、リーク電流を抑制することができる。この結果、ピンチオフ (pinch off) 特性の良好な HEMT を提供することができる。

第 2 の実施形態

次に、図 4 を参照して第 2 の実施形態に従う MESFET 即ちメタル・セミコンダクタ電界効果トランジスタを説明する。但し、図 4 において、図 1 と実質的に同一の部分には同一の符号を付してその説明を省略する。

図 4 の MESFET は、図 1 の HEMT の主半導体領域 3 を、 n 形不純物として Si がドーピングされた GaN 化合物半導体層から成る n 形半導体領域 3 a に変形し、この他は図 1 と同一に形成したものである。即ち、図 4 の MESFET において、シリコン基板 1、バッファ層 2、ソース電極 4、ドレイン電極 5、ゲート電極 6、絶縁膜 7 は図 1 で同一符号で示すものと同様に形成されている。MESFET の主半導体領域としての n 形半導体領域 3 a はチャネル層又は活性層とも呼ぶことができるものであり、バッファ層 2 の上に配置されている。ソース電極 4 及びドレイン電極 5 は n 形半導体領域 3 a にオーミック接触し、ゲート電極 6 は n 形半導体領域 3 a にショットキバリア接触している。

図 4 の MESFET の GaN から成る n 形半導体領域 3 a 以外の製造方法は、第 1 の実施形態と同一である。GaN から成る n 形半導体領域 3 a を形成する時には、バッファ層 2 の形成時に使用した反応室内に TMG ガスと NH_3 ガスと SiH_4 (シラン) ガスを約 5 分間供給して、基板 1 の一方の主面に形成されたバッファ層 2 の上面に、厚さ約 250 nm の n 形半導体領域 3 a を形成する。本実施形態では、TMG ガスの

流量、即ちGaの供給量を約 $70 \mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量、即ち NH_3 の供給量を $0.11 \text{mol}/\text{min}$ 、 SiH_4 ガスの流量、即ちSiの供給量を $21 \text{nmol}/\text{min}$ とした。

図4のMESFETは、図1のHEMTの効果の説明の欄で述べた(1)(2)(3)と同様な効果を有する。即ち、バッファ層2の低抵抗化を防ぐこと、n形半導体領域3aの平坦性及び結晶性を良くすること、MESFETの特性を良くすることが可能になる。

第3の実施形態

図5に第1及び第2の実施形態のバッファ層2を変形した第3の実施形態に従うバッファ層2aの一部が示されている。図5のバッファ層2aは、HEMT及びMESFET等のあらゆる半導体素子に使用可能である。この図5のバッファ層2aは、複数の第1の層8aと複数の第2の層9aとを、第1の実施形態と同一の2次元電子ガス抑制用のp型Ga_{1-x-y}Nから成る第3の層10を介して交互に積層したものから成る。

第1の層8aは、導電型決定不純物がドーピングされていない

化学式 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$

ここで、 x 、 y は、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

を満足する任意の数値、

で示すことができる材料で形成される。即ち、第1の層8aは、AlN（窒化アルミニウム）、AlGa_{1-x}N（窒化ガリウム アルミニウム）、AlIn_yN（窒化インジウム アルミニウム）、及びAlGaIn_{1-x-y}N（窒化ガリウム インジウム アルミニウム）から選択されたもので形成される。図5の実施形態では、前記式の x が0.5、 y が0.01とされた材料に相当する $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ が第1の層8aに使用されている。アルミニウムを含む第1の層8aの格子定数及び熱膨張係数はシリコン基板1の格子定数及び熱膨張係数と半導体領域3aの格子

定数及び熱膨張係数との間の値を有する。

第2の層9aは導電型決定不純物がドーピングされていない

化学式 $Al_aIn_bGa_{1-a-b}N$

ここで、a、bは、 $0 \leq a < 1$ 、

$0 \leq b < 1$ 、

$a + b \leq 1$ 、

$a < x$

を満足する任意の数値、

で示すことができる材料で形成される。即ち、第2の層9aは例えばGaN、AlN、InN、InGaN、AlGaN、AlInN及びAlInGaNから選択されたもので形成される。図5の実施形態では、前記式のaが0.05、bが0.35とされた材料に相当する $Al_{0.05}In_{0.35}Ga_{0.6}N$ が第2の層9aに使用されている。第2の層9aの価電子帯と伝導帯との間のギャップ即ちバンドギャップが第1の層8aのバンドギャップよりも大きい。なお、第1及び第2の層8a、9bの両方にInを含める代わりに、第1及び第2の層8a、9bの内の少なくとも一方にInを含めることができる。

次に、第1の層8aが $Al_{0.5}In_{0.01}Ga_{0.49}N$ 、第2の層9aが $Al_{0.05}In_{0.35}Ga_{0.6}N$ 、第3の層10がp型GaNとされたバッファ層2aの製造方法を説明する。

バッファ層2aは第1の実施形態と同様な基板1の主面1a上に形成される。このバッファ層2aは、周知のMOCVD即ち有機金属化学気相成長法によって $Al_{0.5}In_{0.01}Ga_{0.49}N$ から成る第1の層8aとp型GaNから成る第3の層10と $Al_{0.05}In_{0.35}Ga_{0.6}N$ から成る第2の層9aとを繰返して積層することによって形成する。即ち、シリコン単結晶基板1をMOCVD装置の反応室内に配置し、まず、サーマルアニーリングを施して表面の酸化膜を除去する。次に、反応室内にTMA（トリメチルアルミニウム）ガス、TMG（トリメチルガリウム）ガス、TMIn（トリメチルインジウム）ガスとNH₃（アンモニア）ガスを

約 24 秒間供給して、基板 1 の一方の主面に厚さ T1 が約 5 nm 即ち約 50 オングストロームの $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ から成る第 1 の層 8a を形成する。本実施形態では基板 1 の加熱温度を 800℃とした後に、TMA ガスの流量即ち Al の供給量を約 $12\ \mu\text{mol}/\text{min}$ 、TMG ガスの流量を $12\ \mu\text{mol}/\text{min}$ 、TMIn ガスの流量を $47\ \mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.23\ \text{mol}/\text{min}$ とした。

次に、第 1 の実施形態と同一の 2 次元電子ガスを抑制するための p 型 GaN から成る第 3 の層 10 を形成する。

次に、基板 1 の加熱温度を 750℃まで下げ、しかる後、TMA ガス、TMG ガス、TMIn ガス、及び NH_3 (アンモニア) ガスを約 83 秒間供給して、第 3 の層 10 の上面に、厚さ T2 が 30 nm 即ち 300 オングストロームの $\text{Al}_{0.05}\text{In}_{0.35}\text{Ga}_{0.6}\text{N}$ から成る第 2 の層 9a を形成する。なお、 SiH_4 ガスを同時に供給して第 2 の層 9a に不純物としての Si を導入することもできる。本実施形態では、TMA ガスの流量を $2.8\ \mu\text{mol}/\text{min}$ 、TMG ガスの流量を $12\ \mu\text{mol}/\text{min}$ 、TMIn ガスの流量を $59\ \mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.23\ \text{mol}/\text{min}$ とした。

次に、第 2 の層 9a の上に再び第 3 の層 10 を形成する。

本実施形態では、第 1 及び第 2 の層 8a, 9a をそれぞれ 20 層、第 3 の層 10 を 39 層とした。勿論、第 1、第 2 及び第 3 の層 8a, 10, 9a の数をそれぞれ任意に変えることもできる。また、第 3 の層 10 を第 1 及び第 2 の層 8a, 9a の相互間の全てに配置しないで一部の相互間のみに配置しても良い。

図 5 の第 3 の実施形態のバッファ層 2a は図 1 の第 1 の実施形態のバッファ層 2 と同一の効果を有し、更に、バッファ層 2a にインジウムが含まれているので、バッファ層 2a にインジウムを含めない場合よりもバッファ層 2a の熱膨張係数をシリコン基板 1 に近似させることができるという効果を有する。

第 4 の実施形態

図 6 に示す第 4 の実施形態のバッファ層 2 b は、図 1 及び図 4 のバッファ層 2 を変形したものであり、第 1 の実施形態と同一の 2 次元電子ガスを抑制するための p 型 GaN から成る第 3 の層 10 を介した第 1 及び第 2 の層 8 b、9 b の交互積層体から成る。

第 1 の層 8 b は、導電型決定不純物がドーピングされていない

化学式 $A_{1-x}B_yGa_{1-x-y}N$

ここで、 x 、 y は、 $0 < x \leq 1$ 、

$$0 \leq y < 1、$$

$$x + y \leq 1$$

を満足する任意の数値、

で示すことができる材料で形成される。即ち、第 1 の層 8 b は、AlN（窒化アルミニウム）、AlGa_aN（窒化ガリウム アルミニウム）、AlBN（窒化ボロン アルミニウム）、及び AlBGa_aN（窒化ガリウム ボロン アルミニウム）から選択されたもので形成される。図 6 の実施形態では、前記式の x が 0.5、 y が 0 とされた材料に相当する $Al_{0.5}Ga_{0.5}N$ が第 1 の層 8 b に使用されている。第 1 の層 8 b の格子定数及び熱膨張係数は第 2 の層 9 b よりもシリコン基板 1 に近い。

第 2 の層 9 b は、導電型決定不純物がドーピングされていない

化学式 $A_{1-a}B_bGa_{1-a-b}N$

ここで、 a 、 b は、 $0 \leq a < 1$ 、

$$0 \leq b \leq 1、$$

$$a + b \leq 1$$

$$a < x$$

を満足する任意の数値、

で示すことができる材料で形成される。即ち、第 2 の層 9 b は Al（アルミニウム）、B（ボロン）及び Ga（ガリウム）から選択された少な

くとも1つの元素とN（窒素）とを含む層であり、例えばGaN、BN、AlN、BGaN、AlGaN、AlBN及びAlBGaNから選択されたもので形成される。図6の実施形態では、前記式のaが0、bが0.3とされた材料に相当する $B_{0.3}Ga_{0.7}N$ が第2の層9bに使用されている。第2の層9bの価電子帯と伝導帯との間のギャップ即ちバンドギャップが第1の層8bのバンドギャップよりも大きい。なお、第1及び第2の層8a、9bの両方にB（ボロン）を含める代わりに、第1及び第2の層8a、9bの内の少なくとも一方にB（ボロン）を含めることができる。

基板1の（111）ジャスト面を有する主面1a上に周知のMOCVD即ち有機金属化学気相成長法によって $Al_{0.5}Ga_{0.5}N$ から成る第1の層8bと $B_{0.3}Ga_{0.7}N$ から成る第2の層9bとを第3の層10を介して繰返して積層することによってバッファ層2bを形成する。即ち、シリコン単結晶から成る基板1をMOCVD装置の反応室内に配置し、まず、サーマルアニーリングを施して表面の酸化膜を除去する。次に、反応室内にTMA（トリメチルアルミニウム）ガス、TMG（トリメチルガリウム）ガス、 NH_3 （アンモニア）ガスを約27秒間供給して、基板1の一方の主面に厚さT1が約5nm即ち約50オングストロームの $Al_{0.5}Ga_{0.5}N$ から成る第1の層8bを形成する。本実施例では基板1の加熱温度を1080℃とした後に、TMAガスの流量即ちAlの供給量を約 $12\mu\text{mol}/\text{min}$ 、TMGガスの流量を $12\mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.11\text{mol}/\text{min}$ とした。

次に、第1の実施形態と同一の方法で、2次元電子ガスを抑制するためのp型GaNから成る第3の層10を形成する。

次に、TEB（トリエチルボロン）ガス、TMGガス、及び NH_3 （アンモニア）ガスを約85秒間供給して、第3の層10の上面に、厚さT2が30nm即ち300オングストロームのn形の $B_{0.3}Ga_{0.7}N$ から成る第2の層9bを形成する。なお、同時に SiH_4 ガスを供給して第2

の層 9 b の中に不純物としての Si を導入することもできる。本実施例では、TEB ガスの流量即ちボロンの供給量を $7 \mu\text{mol}/\text{min}$ 、TMG ガスの流量即ちガリウムの供給量を $16 \mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.11\text{mol}/\text{min}$ とした。

次に、第 2 の層 9 b の上に再び第 3 の層 10 を形成する。

本実施形態では、第 1 の層 8 b と第 2 の層 9 b とを 50 層、第 3 の層 10 を 99 層とした。勿論、第 1 の層 8 b と第 2 の層 9 b と第 3 の層 10 とのそれぞれの数を任意に変えることもできる。

図 6 のバッファ層 2 b は図 1 のバッファ層 2 と同様な効果を有し、更に、第 2 の層 9 b にボロンが含まれているので、第 2 の層 9 b がボロンを含まない場合に比べて堅牢になり、クラックの発生を防いで第 2 の層 9 b を比較的厚く形成することができるという効果を有する。

第 5 の実施形態

図 7 は第 5 の実施形態に従うバッファ層 2 c を示す。図 7 のバッファ層 2 c は、図 1 の p 型 GaN から成る第 3 の層 10 の代りに絶縁層から成る第 3 の層 10 a を設け、この他は第 1 の実施形態と同一に構成したものである。絶縁層から成る第 3 の層 10 a を第 1 及び第 2 の層 8, 9 間に介在させると、第 1 の層 8 における歪の発生を防止することができ、第 1 の実施形態と同様に第 2 の層 9 における 2 次元電子ガス層の生成が抑制される。第 1 の層 8 の歪みを防止するための第 3 の層 10 a の絶縁材料として SiN, SiO_2 , Al_2O_3 , Ti_2O_3 , ZrO_2 , Ta_2O_5 等を使用することができる。バッファ層 2 c 及び主半導体領域 3 の結晶性の劣化を抑えるために絶縁層から成る第 3 の層 10 a の厚みを好ましくは $0.5 \sim 5\text{nm}$ 、より好ましくは $0.5 \sim 2\text{nm}$ とする。なお、図 4、図 5 及び図 6 の第 2、第 3 及び第 4 の実施形態の第 3 の層 10 の代りに、図 7 と同様に絶縁層から成る第 3 の層 10 a を設けることができる。

この第 5 の実施形態によっても第 1 ～ 第 4 の実施形態と同様な効果

が得られる。

第 6 の実施形態

図 8 は第 6 の実施形態に従うバッファ層 2 d を示す。図 8 のバッファ層 2 d は、図 1 の p 型 GaN から成る第 3 の層 10 の個数を少なくし、この他は第 1 の実施形態と同一に構成したものである。

即ち、図 8 では、第 2 の層 9 とこの上の第 1 の層 8 との間のみに第 3 の層 10 が配置され、第 2 の層 9 とこの下の第 1 の層 8 との間には第 3 の層 10 が配置されていない。換言すれば、第 3 の層 10 は、第 2 の層 9 の主半導体領域 3 側の主面と第 1 の層 8 との間に配置され、第 2 の層 9 の基板 1 側の主面と第 1 の層 8 との間に配置されていない。もし、バッファ層 2 d の中に第 3 の層 10 が全く設けられていない場合には、第 1 及び第 2 の層 8, 9 間の応力の関係によって、第 2 の層 9 とこの上の第 1 の層 8 との間の接合界面の近傍に 2 次元電子ガスが発生し易く、第 2 の層 9 とこの下の第 1 の層 8 との間の接合界面近傍に発生し難い。従って、図 8 に示すように第 2 の層 9 とこの下の第 1 の層 8 との間に第 3 の層 10 を有さないバッファ層 2 d であっても、図 1 の第 1 の実施形態と同様な効果を得ることができる。

なお、図 5 のバッファ層 2 a において、第 2 の層 9 a とこの下の第 1 の層 8 a との間に配置されている第 3 の層 10 を省くことができる。

また、図 6 のバッファ層 2 b において、第 2 の層 9 b とこの下の第 1 の層 8 b との間に配置されている第 3 の層 10 を省くことができる。

また、図 7 のバッファ層 2 c において、第 2 の層 9 とこの下の第 1 の層 8 との間に配置されている第 3 の層 10 a を省くことができる。

変形例

本発明は上述の実施形態に限定されるものでなく、例えば次の変形が可能なものである。

(1) 基板1を単結晶シリコン以外の多結晶シリコン又はSiC等のシリコン化合物とすることができる。

(2) 主半導体領域3、3aの各層の導電型を各実施形態と逆にすることができる。

(3) 主半導体領域3、3aの各層を、GaN（窒化ガリウム）、AlInN（窒化インジウム アルミニウム）、AlGaN（窒化ガリウム アルミニウム）、InGaN（窒化ガリウム インジウム）、及びAlInGaN（窒化ガリウム インジウム アルミニウム）から選択された窒化ガリウム系化合物半導体又は窒化インジウム系化合物半導体とすることができる。

(4) 図1のHEMTにおいて、活性層即ち電子走行層11とバッファ層2との間に電子供給層13と同様な電子供給層を設けることができる。

(5) 本発明に従ってHEMT及びMESFETの代りに絶縁ゲート型電界効果トランジスタ又は別な半導体素子を設けることができる。

(6) バッファ層2、2a、2bの第1の層8、8a、8bの数を第2の層9、9a、9bよりも1層多くしてバッファ層2、2a、2bの最上層を第1の層8、8a、8bとすることができる。また、逆に第2の層9、9a、9bの数を第1の層8、8a、8bの数よりも1層多くすることもできる。

(7) 第1の層8、8a、8b及び第2の層9、9a、9bは、これらの機能を阻害しない範囲で不純物を含むものであってもよい。

産業上の利用可能性

本発明は、H E M T、M E S F E T、絶縁ゲート型電界効果トランジスタ等の半導体素子に利用することができる。

請 求 の 範 囲

1. シリコン又はシリコン化合物から成る基板(1)と、前記基板(1)の一方の主面上に配置されたバッファ層(2又は2 a又は2 b又は2 c又は2 d)と、半導体素子を形成するために前記バッファ層(2又は2 a又は2 b又は2 c又は2 d)の上に配置された少なくとも1つの窒化物半導体層を含んでいる主半導体領域(3又は3 a)とを備えた半導体装置であって、

前記バッファ層(2又は2 a又は2 b又は2 c又は2 d)が、

A 1 (アルミニウム)を第1の割合で含む窒化物半導体から成る第1の層(8又は8 a又は8 b)と、

A 1 を含まない窒化物半導体又は前記第1の割合よりも小さい第2の割合でA 1 を含む窒化物半導体から成る第2の層(9又は9 a又は9 b)と、

前記第1の層(8又は8 a又は8 b)と前記第2の層(9又は9 a又は9 b)との間に配置され且つ2次元電子ガスの発生を抑制することができる材料からなる第3の層(10又は10 a)とを含むことを特徴とする半導体装置。

2. 前記バッファ層の前記第1の層(8又は8 a又は8 b)は、

化学式 $A 1_x M_y G a_{1-x-y} N$

ここで、前記Mは、In (インジウム)とB (ボロン)とから選択された少なくとも1種の元素、

前記x及びyは、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

を満足する数値、

で示される材料から成り、

前記第2の層（9又は9a又は9b）は、

化学式 $A l_a M_b G a_{1-a-b} N$

ここで、前記MはIn（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

前記a及びbは、 $0 \leq a < 1$ 、

$0 \leq b \leq 1$ 、

$a + b \leq 1$

$a < x$

を満足させる数値、

で示される材料から成り、

前記第3の層（10又は10a）は0.5～50nmの厚さを有していることを特徴とする請求項1に従う半導体装置。

3. 前記第1の層（8又は8a又は8b）は、

化学式 $A l_x G a_{1-x} N$

ここで、前記xは、 $0 < x \leq 1$ を満足する数値、

で示される材料から成り、

前記第2の層は、

化学式 $A l_a G a_{1-a} N$

ここで、前記aは、 $0 \leq a < 1$ 、

$a < x$

を満足する数値、

で示される材料から成ることを特徴とする請求項2に従う半導体装置。

4. 前記第1の層（8a）は、

化学式 $A l_x I n_y G a_{1-x-y} N$

ここで、前記 x 及び y は、 $0 < x < 1$ 、
 $0 \leq y < 1$ 、
 $x + y \leq 1$

を満足する数値、

で示される材料から成り、

前記第 2 の層 (9 a) は、

化学式 $A l_a I n_b G a_{1-a-b} N$

ここで、前記 a 及び b は、 $0 \leq a < 1$ 、
 $0 \leq b \leq 1$ 、
 $a + b \leq 1$
 $a < x$

を満足させる数値、

で示される材料から成り、

前記第 1 及び第 2 の層 (8 a、9 a) の少なくとも一方に $I n$ (インジウム) が含まれていることを特徴とする請求項 2 に従う半導体装置。

5. 前記第 1 の層 (8 b) は、

化学式 $A l_x B_y G a_{1-x-y} N$

ここで、前記 x 及び y は、 $0 < x < 1$ 、
 $0 \leq y < 1$ 、
 $x + y \leq 1$

を満足する数値、

で示される材料から成り、

前記第 2 の層 (9 b) は、

化学式 $A l_a B_b G a_{1-a-b} N$

ここで、前記 a 及び b は、 $0 \leq a < 1$ 、
 $0 \leq b \leq 1$ 、

$$a + b \leq 1$$

$$a < x$$

を満足させる数値、

で示される材料から成り、

前記第 1 及び第 2 の層（8 b、9 b）の少なくとも一方に B（ボロン）が含まれていることを特徴とする請求項 2 に従う半導体装置。

6．前記第 1 の層（8 又は 8 a 又は 8 b）の格子定数は、第 2 の層（9 又は 9 a 又は 9 b）の格子定数よりも小さいことを特徴とする請求項 1 に従う半導体装置。

7．前記第 3 の層（10 又は 10 a）の厚みは、前記第 1 及び第 2 の層（8 又は 8 a 又は 8 b、9 又は 9 a 又は 9 b）の厚みよりも小さいことを特徴とする請求項 1 に従う半導体装置。

8．前記第 3 の層（10）は、前記第 2 の層（9 又は 9 a 又は 9 b）と同一の半導体材料から成り、導電型決定不純物として p 型不純物を含むことを特徴とする請求項 1 に従う半導体装置。

9．前記第 3 の層（10 a）は、0.5～5 nm の厚さの絶縁層から成ることを特徴とする請求項 1 に従う半導体装置。

10．前記絶縁層（10 a）は、SiN、SiO₂、Al₂O₃、Ti₂O₃、ZrO₂ 及び Ta₂O₅ から選択された少なくとも 1 つからなることを特徴とする請求項 9 に従う半導体装置。

1 1 . 前記バッファ層（2 又は 2 a 又は 2 b 又は 2 c 又は 2 d）は、前記第 1 の層（8 又は 8 a 又は 8 b）及び前記第 2 の層（9 又は 9 a 又は 9 b）をそれぞれ複数有し、前記第 3 の層（1 0 又は 1 0 a）を少なくとも 1 つ有し、複数の前記第 1 及び第 2 の層が交互に積層され、複数の前記第 1 及び第 2 の層の相互間の内の少なくとも 1 つに前記第 3 の層（1 0 又は 1 0 a）が配置されていることを特徴とする請求項 1 に従う半導体装置。

1 2 . 前記第 3 の層（1 0 又は 1 0 a）は、前記第 2 の層（9 又は 9 a 又は 9 b）の前記主半導体領域（3 又は 3 a）側の主面と前記第 1 の層（8 又は 8 a 又は 8 b）との間に配置され、前記第 2 の層（9 又は 9 a 又は 9 b）の前記基板（1）側の主面と前記第 1 の層（8 又は 8 a 又は 8 b）との間に配置されていないことを特徴とする請求項 1 に従う半導体装置。

1 3 . 前記バッファ層における前記第 1 の層（8 又は 8 a 又は 8 b）の厚みが 0 . 5 n m ~ 5 0 n m であり、前記第 2 の層（9 又は 9 a 又は 9 b）の厚みが 0 . 5 n m ~ 2 0 0 n m であることを特徴とする請求項 1 に従う半導体装置。

1 4 . 前記基板（1）の前記バッファ層が配置されている側の主面は、ミラー指数で示す結晶の面方位において（1 1 1）ジャスト面又は（1 1 1）面から - 4 度から + 4 度の範囲で傾いている面であることを特徴とする請求項 1 に従う半導体装置。

1 5 . 前記主半導体領域（3 又は 3 a）の前記窒化物半導体層は、G a N（窒化ガリウム）層、A l I n N（窒化インジウム

アルミニウム) 層、AlGaIn (窒化ガリウム アルミニウム) 層、InGaIn (窒化ガリウム インジウム) 層、及びAlInGaIn (窒化ガリウム インジウム アルミニウム) 層から選択されたものであることを特徴とする請求項 1 に従う半導体装置。

16. 更に、前記主半導体領域 (3 又は 3a) の表面上に配置された第 1 の主電極 (4) と、前記主半導体領域 (3 又は 3a) の表面上に配置された第 2 の主電極 (5) と、前記主半導体領域 (3 又は 3a) の表面上に配置された制御電極 (6) とを備えていることを特徴とする請求項 1 に従う半導体装置。

17. 前記主半導体領域 (3 又は 3a) は、電界効果トランジスタを形成するための複数の半導体層から成り、前記第 1 の主電極 (4) はソース電極であり、前記第 2 の主電極 (5) はドレイン電極であり、前記制御電極 (6) はゲート電極であることを特徴とする請求項 15 に従う半導体装置。

18. 前記主半導体領域 (3) は、高電子移動度トランジスタ (HEMT) を形成するための複数の半導体層 (12, 13) から成ることを特徴とする請求項 15 に従う半導体装置。

19. 前記主半導体領域 (3a) は、メタル・セミコンダクタ電界効果トランジスタ (MESFET) を形成するための半導体層から成ることを特徴とする請求項 15 に従う半導体装置。

20. 窒化物半導体層を有する半導体装置の製造方法であって、

シリコン又はシリコン化合物から成る基板（1）を用意する工程と、

前記基板（1）の上に、気相成長法によって、A1（アルミニウム）を第1の割合で含む窒化物半導体から成る第1の層（8又は8a又は8b）と、A1を含まない窒化物半導体又は前記第1の割合よりも小さい第2の割合でA1を含む窒化物半導体から成る第2の層（9又は9a又は9b）と、前記第1の層（8又は8a又は8b）と前記第2の層（9又は9a又は9b）との間に配置され且つ2次元電子ガスの発生を抑制することができる材料からなる第3の層（10又は10a）とを含むバッファ層（2又は2a又は2b又は2c又は2d）を形成する工程と、

前記バッファ層（2又は2a又は2b又は2c又は2d）の上に、少なくとも1つの窒化物半導体層を含む主半導体領域（3又は3a）を気相成長法によって形成する工程と、

を有することを特徴とする半導体装置の製造方法。

1/4

図 1

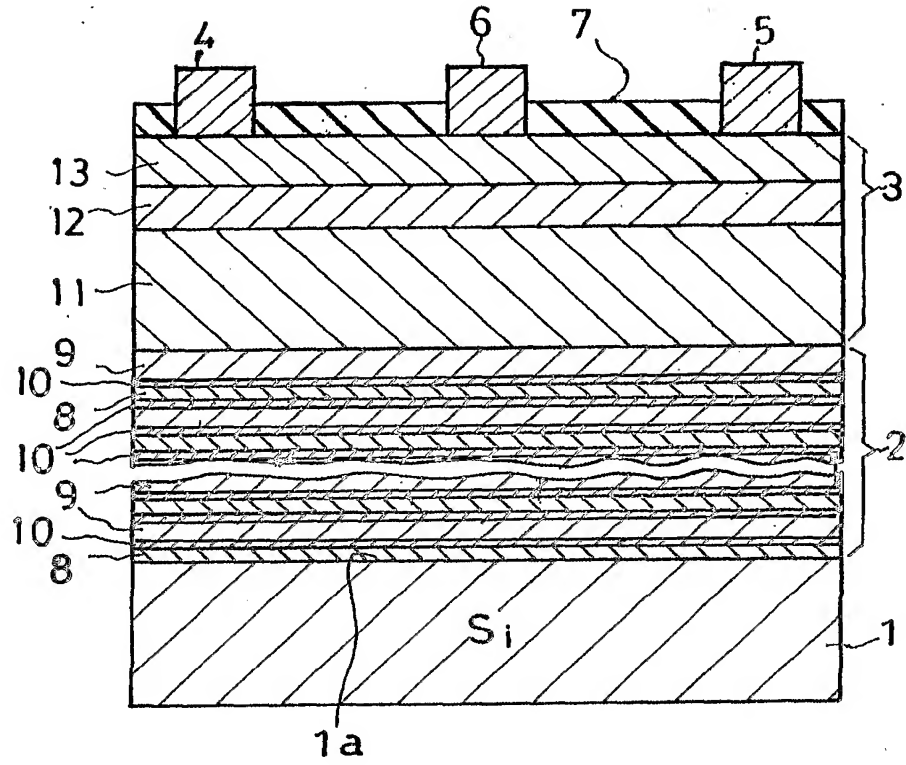
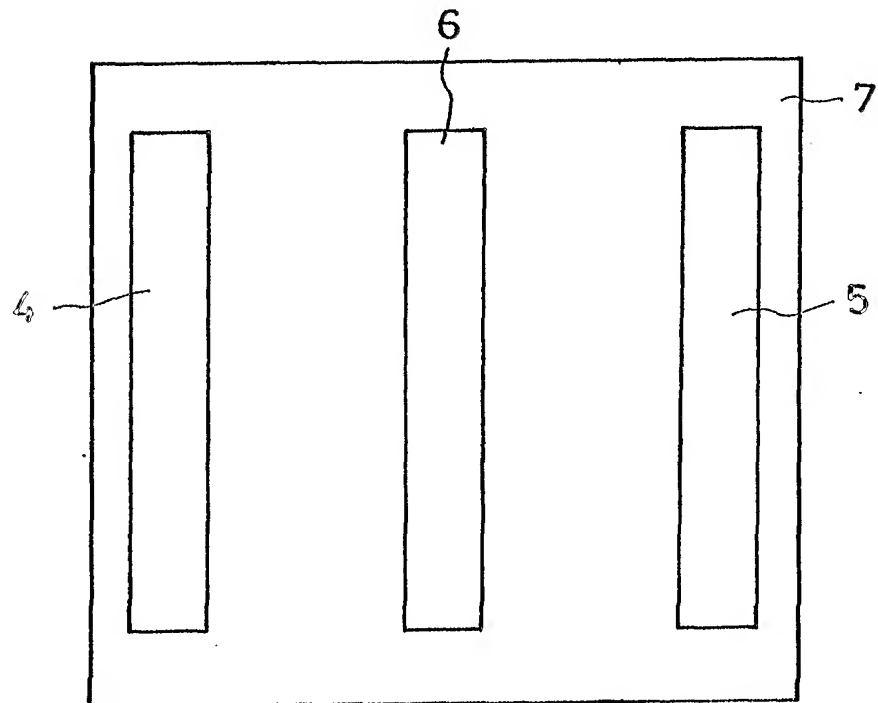


図 2



2/4

図 3

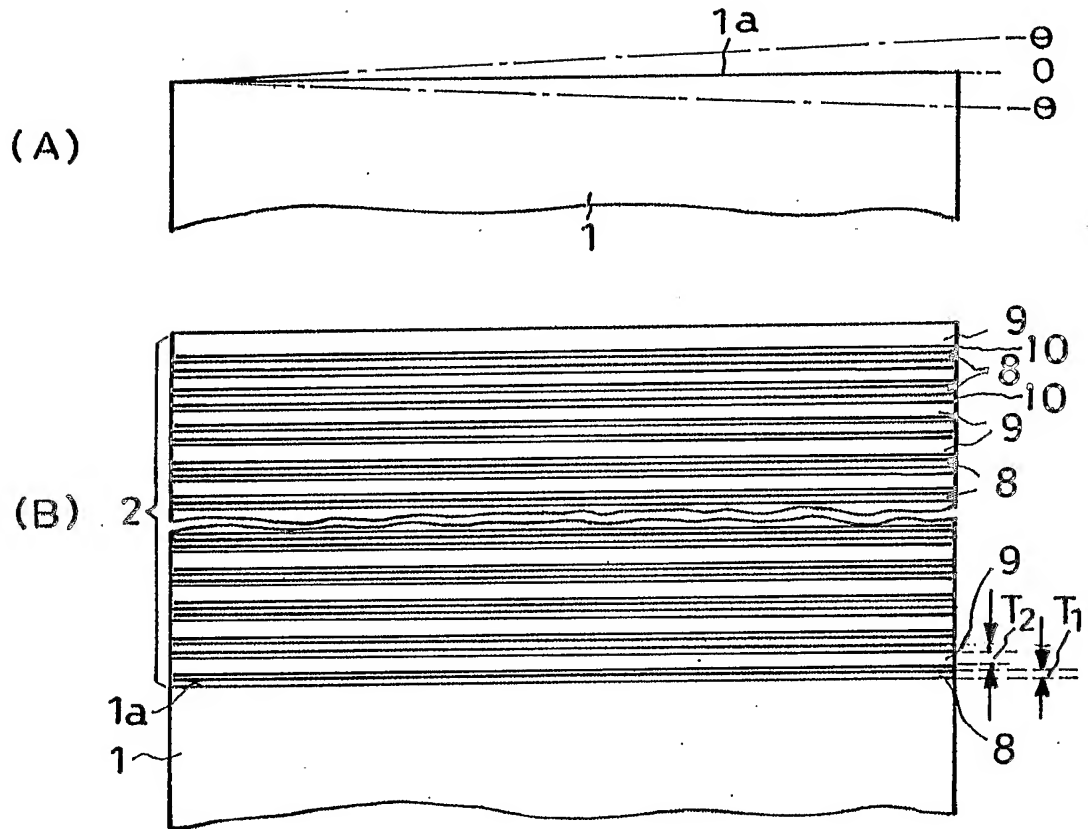
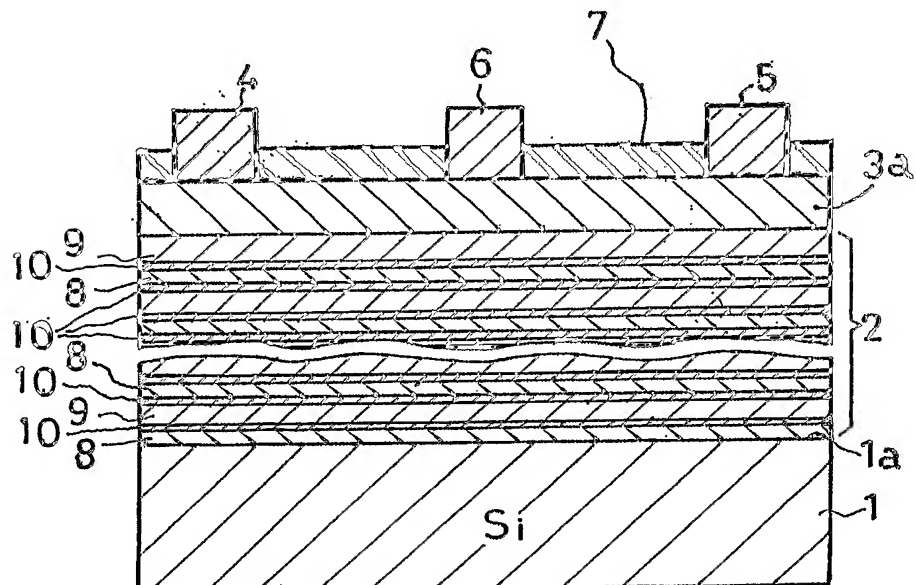


図 4



3/4

図 5

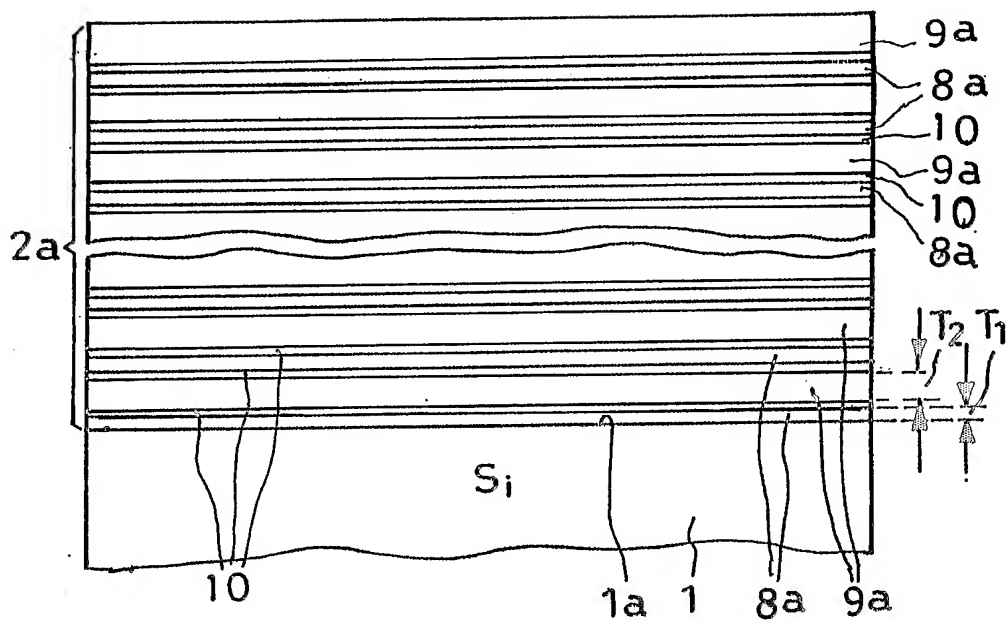


図 6

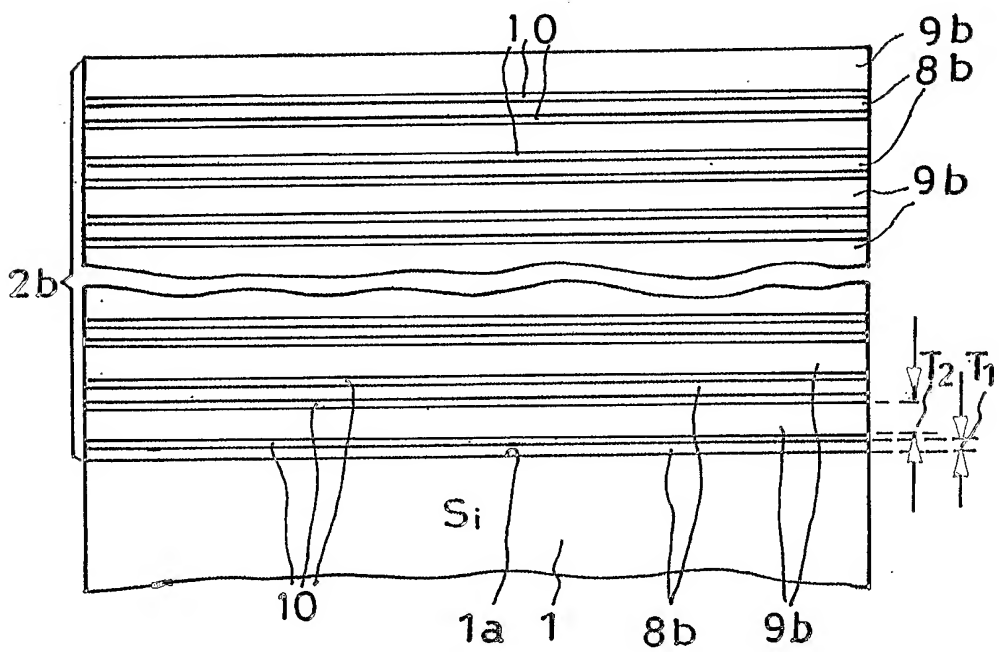


図 7

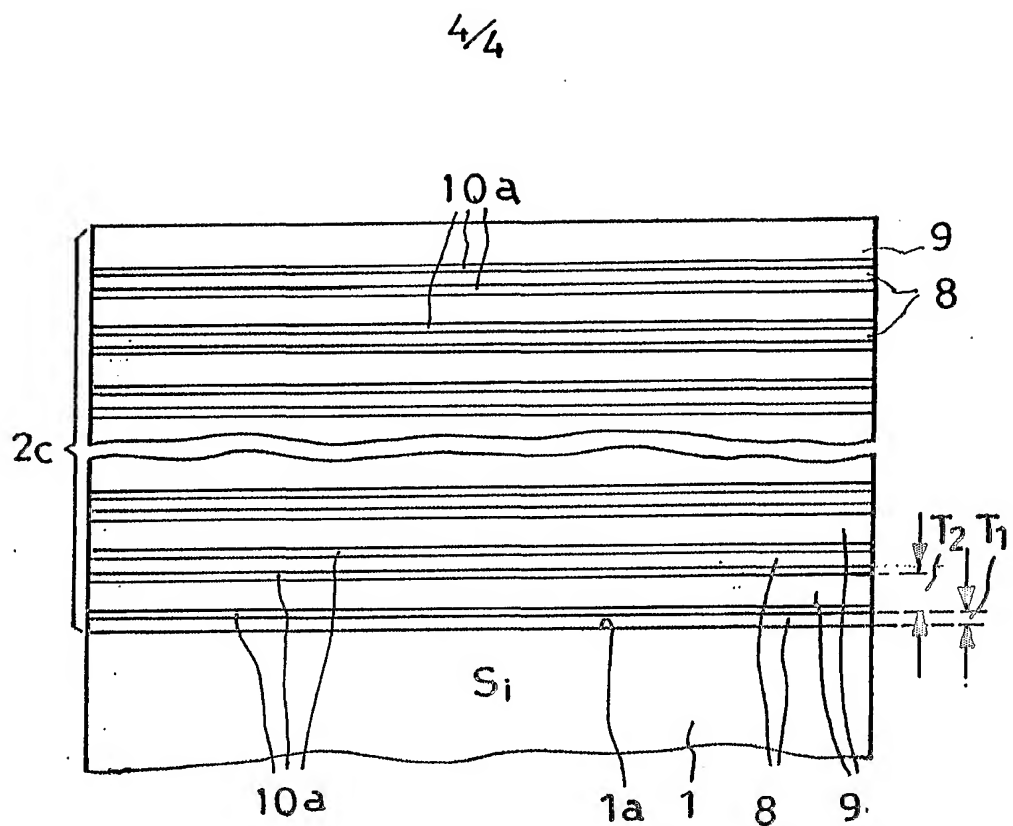
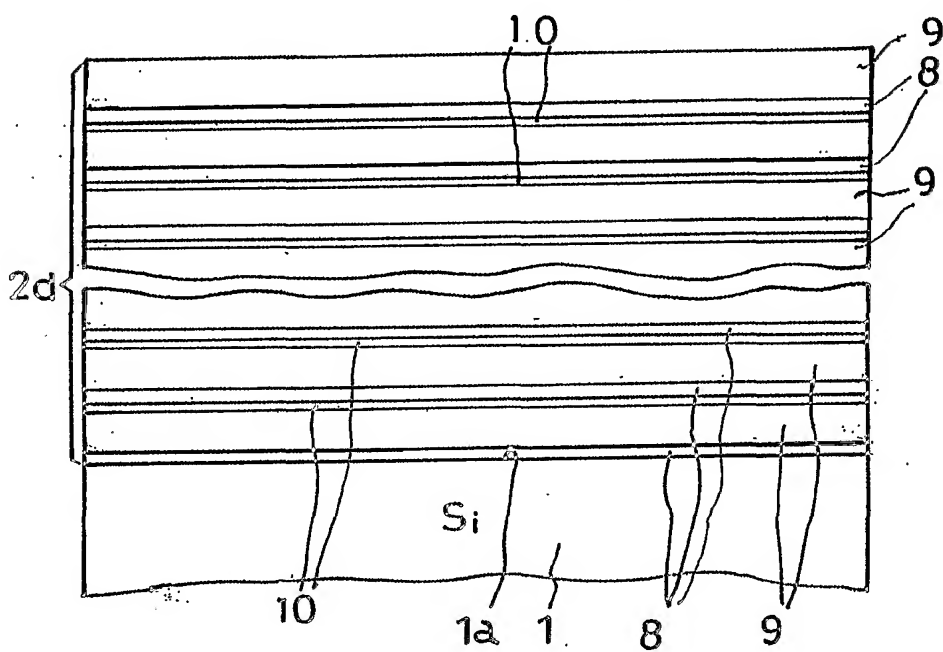


図 8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/000183

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L29/778

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L29/778, H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JOIS, IEEE xplore, ISI Web of Science

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 11-177142 A (Toyoda Gosei Co., Ltd.), 02 July, 1999 (02.07.99), Full text; all drawings (Family: none)	1, 6, 14-15, 20 2-5, 7-13, 16-19
A	US 2002/0096692 A1 (SONY CORP.), 25 July, 2002 (25.07.02), Full text; all drawings & JP 2002-57158 A Full text; all drawings	1-20
A	JP 2000-277441 A (President of Nagoya Institute of Technology), 06 October, 2000 (06.10.00), Par. Nos. [0035] to [0043]; Fig. 2 (Family: none)	1-20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
09 April, 2004 (09.04.04)

Date of mailing of the international search report
27 April, 2004 (27.04.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/000183

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CORDIER Y. et al., AlGa _N /Ga _N HEMTs on resistive Si(111) substrate grown by gas-source MBE, Electronics Letters, Vol.38, No.2, January 2002, pages 91 to 92	1-20

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷

H01L 29/778

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷

H01L 29/778, H01L 21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国実用新案登録公報 1996-2004年

日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JOIS

IEEE explore

ISI Web of Science

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 11-177142 A (豊田合成株式会社)	1, 6, 14-15, 20
A	1999. 07. 02, 全文, 全図 (ファミリーなし)	2-5, 7-13, 16-19
A	US 2002/0096692 A1 (SONY CORPORATION) 2002. 07. 25, 全文, 全図 & J P 2002-57158 A, 全文, 全図	1-20

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

09. 04. 2004

国際調査報告の発送日

27. 4. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小川 将之

4M

9634

電話番号 03-3581-1101 内線 3462

様式PCT/ISA/210 (第2ページの続き) (2004年1月)